

AMPLIFYING CIRCUIT

Patent number: DE102004017497
Publication date: 2004-11-25
Inventor: LEE CHAO-CHENG (TW); CHANG CHIA-JUN (TW)
Applicant: REALTEK SEMICONDUCTOR CORP (TW)
Classification:
- international: H03F1/56; H03F3/45; H03F3/72; H03F1/34
- european: H03F3/00C; H03F3/45S1K
Application number: DE200410017497 20040408
Priority number(s): TW20030108552 20030414

Also published as:

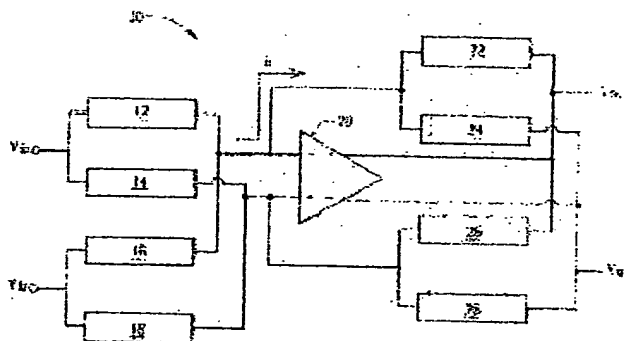
US2004201419 (A1)
JP2004320712 (A)

Report a data error here

Abstract not available for DE102004017497

Abstract of corresponding document: **US2004201419**

An amplifying circuit includes a differential amplifier having a positive input end, a negative input end, a positive output end, and a negative output end; a first input impedance coupled between the negative input end and a first input signal; a second input impedance coupled between the positive input end and the first input signal; a third input impedance coupled between the negative input end and a second input signal; a fourth input impedance coupled between the positive input end and the second input signal; a first output impedance coupled between the negative input end and the positive output end; a second output impedance coupled between the negative input end and the negative output end; a third output impedance coupled between the positive input end and the positive output end; and a fourth output impedance coupled between the positive input end and the negative output end.



Best Available Copy



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) DE 10 2004 017 497 A1 2004.11.25

(12)

Offenlegungsschrift

(21) Aktenzeichen: 10 2004 017 497.0

(22) Anmeldetag: 08.04.2004

(43) Offenlegungstag: 25.11.2004

(51) Int Cl. 7: H03F 1/56

H03F 3/45, H03F 3/72, H03F 1/34

(30) Unionspriorität:

92108552

14.04.2003

TW

(74) Vertreter:

Hoefer & Partner, 81545 München

(71) Anmelder:

REALTEK Semiconductor Corp., Hsin-Chu, TW

(72) Erfinder:

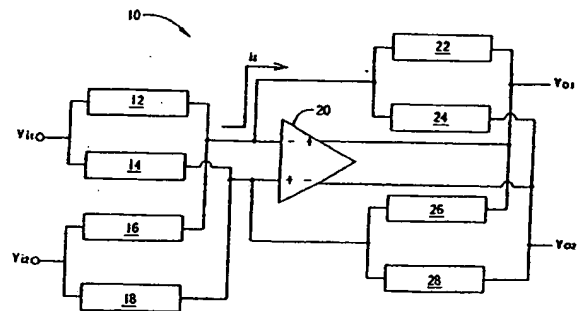
Lee, Chao-Cheng, Hsin-Chu, TW; Chang,
Chia-Jun, Taipei/Taipei, TW

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: Verstärkerschaltung

(57) Zusammenfassung: Eine Verstärkerschaltung (10) umfasst einen Differenzverstärker (20) mit einem positiven Eingangsanschluss, einem negativen Eingangsanschluss, einem positiven Ausgangsanschluss und einem negativen Ausgangsanschluss; eine erste Eingangsimpedanz (12), die zwischen den negativen Eingangsanschluss und ein erstes Eingangssignal geschaltet ist; eine zweite Eingangsimpedanz (14), die zwischen den positiven Eingangsanschluss und das erste Eingangssignal geschaltet ist; eine dritte Eingangsimpedanz (16), die zwischen den negativen Eingangsanschluss und ein zweites Eingangssignal geschaltet ist; eine vierte Eingangsimpedanz (18), die zwischen den positiven Eingangsanschluss und das zweite Eingangssignal geschaltet ist; eine erste Ausgangsimpedanz (22), die zwischen den negativen Eingangsanschluss und den positiven Ausgangsanschluss geschaltet ist; eine zweite Ausgangsimpedanz (24), die zwischen den negativen Eingangsanschluss und den negativen Ausgangsanschluss geschaltet ist; eine dritte Ausgangsimpedanz (26), die zwischen den positiven Eingangsanschluss und den positiven Ausgangsanschluss geschaltet ist; und eine vierte Ausgangsimpedanz (28), die zwischen den positiven Eingangsanschluss und den negativen Ausgangsanschluss geschaltet ist.



Beschreibung

[0001] Diese Erfindung bezieht sich auf eine Verstärkerschaltung und insbesondere auf eine Verstärkerschaltung, die mehrere verschiedene oder einen Bereich von äquivalenten Eingangsimpedanzen aufweisen kann, entsprechend den Oberbegriffen der Patentansprüche 1, 7, 14 und 19.

Stand der Technik

[0002] Bei den Basisschaltungen spielen Verstärkerschaltungen eine sehr wichtige Rolle. Eine Verstärkerschaltung kann entsprechend ihrer Anwendung für unterschiedliche Verwendungen klassifiziert werden, z.B. zur Signalverstärkung oder Leistungsverstärkung, wobei die gebräuchlichste Verstärkerschaltung eine Signalverstärkerschaltung ist.

[0003] Um eine bessere Signalqualität und Frequenzantwort zu erhalten, ist für allgemeine Anwendungen eine Verstärkerschaltung bevorzugt, die eine hohe äquivalente Eingangsimpedanz, eine hohe Spannungsverstärkung (oder eine hohe Spannungsdämpfung), oder eine große Zeitkonstante aufweist. Um dieses Ziel zu erreichen, werden üblicherweise unterschiedliche Widerstandsimpedanzen, kapazitive Impedanzen oder induktive Impedanzen in verschiedenen Weisen eingesetzt.

[0004] Jedoch benötigen passive Elemente, wie z. B. Widerstände, Kondensatoren und Induktivitäten, die zur Erlangung des zuvor beschriebenen Ziels verwendet werden, sehr hohe Werte und verbrauchen deshalb bei der Herstellung einen sehr großen Schaltungsplatz, wodurch bei der Herstellung von integrierten Schaltungen hohe Kosten verursacht werden.

Aufgabenstellung

[0005] Unter Berücksichtigung dieser Umstände ist diese Erfindung darauf gerichtet, eine Verstärkerschaltung anzugeben, die an Stelle der Verwendung von passiven Elementen mit hohen Werten äquivalente geschaltete Kondensatorelemente in einer Vielzahl von Modi verwendet, um die gewünschten Eigenschaften bei einem Operationsverstärker zu erhalten. Obwohl die jedes geschaltete Kondensatormetzwerk bildenden Elemente in größerer Anzahl vorhanden sind, als die passiven Äquivalente, weisen sie kleinere Werte auf und verbrauchen deshalb einen kleineren gesamten Schaltungsplatz.

[0006] Diese Aufgabe wird von einer Verstärkerschaltung nach den Ansprüchen 1, 7, 14 oder 19 gelöst. Die abhängigen Patentansprüche beziehen sich auf korrespondierende weitere Entwicklungen und Verbesserungen.

[0007] Wie aus der nachfolgenden detaillierten Beschreibung klarer erkannt werden kann, umfasst die beanspruchte Verstärkerschaltung Impedanzen, die für die Konfiguration eines Operationsverstärkers für einen benötigten Betriebsmodus verwendet werden und aus äquivalenten geschalteten Kondensatormetzwerken gebildet sind.

Ausführungsbeispiel

[0008] Im Folgenden wird die Erfindung beispielhaft in Bezug auf die beigefügten Zeichnungen weiter verdeutlicht.

[0009] Es zeigen:

[0010] Fig. 1 ein Beispiel einer Signalverstärkerschaltung, die einen Operationsverstärker verwendet,

[0011] Fig. 2 eine Ausführungsform einer Verstärkerschaltung nach dieser Erfindung,

[0012] Fig. 3 eine erste geschaltete Kondensatorschaltung,

[0013] Fig. 4 eine Ausführungsform eines Schaltplans der in Fig. 3 gezeigten geschalteten Kondensatorschaltung,

[0014] Fig. 5 eine zweite geschaltete Kondensatorschaltung,

[0015] Fig. 6 eine Ausführungsform eines Schaltplans der in Fig. 5 gezeigten geschalteten Kondensatorschaltung, und

[0016] Fig. 7 eine andere Ausführungsform einer Verstärkerschaltung nach dieser Erfindung.

[0017] Im Folgenden wird Fig. 1 in Bezug genommen, die ein Beispiel einer Signalverstärkerschaltung zeigt, welche einen Operationsverstärker verwendet. Bei dem in Fig. 1 gezeigten Aufbau kann die folgende Formel zugrunde gelegt werden. Da der negative Eingangsanschluss des Operationsverstärkers virtuell geerdet ist, ist die Spannung an dem negativen Eingangsanschluss 0V. Demzufolge fließt durch den negativen Eingangsanschluss kein Strom und eine Gleichung $I_1 + I_2 = 0$ kann erhalten werden. Im Ergebnis kann die folgende Formel erhalten werden:

$$V_o/V_i = -Z_2/Z_1$$

Formel 1

[0018] Um eine bessere Signalqualität und Frequenzantwort zu erhalten, ist für allgemeine Anwendungen eine Verstärkerschaltung mit einer hohen äquivalenten Eingangsimpedanz, einer hohen Spannungsverstärkung (oder hohen Spannungsdämpfung) oder einer großen Zeitkonstante vorzuziehen. Aus diesem Grund werden an Stelle der Impedanz Z_1 und der Impedanz Z_2 üblicherweise unterschiedliche Widerstandsimpedanzen, kapazitive Impedanzen oder induktive Impedanzen eingesetzt und in unterschiedlichen Weisen angeordnet, um die zuvor angegebene Aufgabe zu erfüllen.

[0019] Im Folgenden wird die Fig. 2 in Bezug genommen, die eine Ausführungsform einer Verstärkerschaltung 10 nach dieser Erfindung zeigt. Die Verstärkerschaltung 10 umfasst einen Differenzverstärker 20, welcher einen positiven Eingangsanschluss, einen negativen Eingangsanschluss (gezeigt als +, - auf der linken Seite des Differenzverstärkers 20 in der Fig. 2), einen positiven Ausgangsanschluss und einen negativen Ausgangsanschluss (gezeigt als +, - auf der rechten Seite des Differenzverstärkers 20 in der Fig. 2) aufweist; eine erste Eingangsimpedanz 12, die zwischen den negativen Eingangsanschluss und ein erstes Eingangssignal V_{i1} geschaltet ist; eine zweite Eingangsimpedanz 14, die zwischen den positiven Eingangsanschluss und das erste Eingangssignal V_{i1} geschaltet ist; eine dritte Eingangsimpedanz 16, die zwischen den negativen Eingangsanschluss und ein zweites Eingangssignal V_{i2} geschaltet ist und im Wesentlichen gleich zu der zweiten Eingangsimpedanz 14 ist, was bedeutet, dass die Schaltungseigenschaften und Werte von beiden gleich sind; eine vierte Eingangsimpedanz 18, die zwischen den positiven Eingangsanschluss und das zweite Eingangssignal V_{i2} geschaltet ist und im Wesentlichen gleich zu der ersten Eingangsimpedanz 12 ist; eine erste Ausgangsimpedanz 22, die zwischen den negativen Ausgangsanschluss und den positiven Ausgangsanschluss geschaltet ist; eine zweite Ausgangsimpedanz 24, die zwischen den negativen Ausgangsanschluss und den negativen Ausgangsanschluss geschaltet ist; eine dritte Ausgangsimpedanz 26, die zwischen den positiven Ausgangsanschluss und den positiven Ausgangsanschluss geschaltet ist und im Wesentlichen gleich zu der zweiten Ausgangsimpedanz 24 ist; und eine vierte Ausgangsimpedanz 28, die zwischen den positiven Ausgangsanschluss und den negativen Ausgangsanschluss geschaltet ist und im Wesentlichen gleich zu der ersten Ausgangsimpedanz 22 ist. In dieser Ausführungsform dienen das Signal des positiven Ausgangsanschlusses als ein erstes Ausgangssignal V_{o1} , und das Signal des negativen Ausgangsanschlusses als ein zweites Ausgangssignal V_{o2} .

[0020] Es ist festzustellen, dass in dieser Ausführungsform abhängig von den Erfordernissen des Schaltungsdesigns diese Eingangsimpedanzen 12, 14, 16, 18 und diese Ausgangsimpedanzen 22, 24, 26, 28 Widerstandsimpedanzen, kapazitive Impedanzen oder induktive Impedanzen sein können.

[0021] Die Einstellungen der Verstärkerschaltung 10 nach dieser Erfindung für eine hohe äquivalente Eingangsimpedanz, eine hohe Spannungsverstärkung (oder eine hohe Spannungsdämpfung) und eine große Zeitkonstante werden jeweils wie folgt beschrieben. Da eine typische Verstärkerschaltung in einem Differenzmodus arbeitet, sind in der folgenden Beschreibung das erste Eingangssignal V_{i1} als eine Eingangsspannung V_i , das zweite Eingangssignal V_{i2} als eine Eingangsspannung $-V_i$, das erste Ausgangssignal V_{o1} als eine Ausgangsspannung V_o und das zweite Ausgangssignal V_{o2} als $-V_o$ gewählt. Weiter ist angenommen, dass der positive Eingangsanschluss und der negative Eingangsanschluss des Differenzverstärkers 20 virtuell geerdet sind (d.h. 0V), und dass die Eingangsimpedanz des Differenzverstärkers 20 im Wesentlichen unendlich ist (d.h. zwischen den Eingangsanschlüssen fließt kein Strom).

[0022] Wird eine hohe äquivalente Eingangsimpedanz gewünscht, so werden die erste Eingangsimpedanz 12 und die vierte Eingangsimpedanz 18 als Widerstandsimpedanzen mit einem Wert R_i gesetzt und die zweite Eingangsimpedanz 14 und die dritte Eingangsimpedanz 16 werden als Widerstandsimpedanzen mit einem Wert $R_i(1+\alpha)$ gesetzt, wobei $|\alpha| < 1$ ist; das heißt, der Wert der ersten Eingangsimpedanz 12 und der der zweiten

Eingangsimpedanz 14 liegen sehr nahe beieinander und der Wert der dritten Eingangsimpedanz 16 und der der vierten Eingangsimpedanz 18 liegen sehr nahe beieinander. Mit diesen Einstellungen kann eine Gleichung eines Stroms i_i , der durch den negativen Eingangsanschluss des Differenzverstärkers 20 fließt, wie folgt aufgestellt werden:

$$\frac{V_{i1} - 0}{R_i} + \frac{V_{i2} - 0}{R_i(1 + \alpha)} = i_i$$

[0023] In diesem Fall, in dem das erste Eingangssignal V_{i1} gleich zu V_i ist, das zweite Eingangssignal V_{i2} gleich zu $-V_i$ ist und der Strom i_i ein Eingangsstrom i_i ist, kann die zuvor angegebene Gleichung abgeleitet werden, um das folgende Ergebnis zu erhalten:

$$\frac{V_i}{i_i} = \frac{R_i(1 + \alpha)}{\alpha} \cong \frac{R_i}{\alpha} \quad \because |\alpha| \ll 1 \quad \text{Formel 2}$$

[0024] Wie durch Formel 2 gezeigt ist, ist das Verhältnis zwischen der Eingangsspannung V_i und dem Eingangsstrom i_i (d. h. die äquivalente Eingangsimpedanz) ungefähr gleich zu R_i/α . Da der Absolutwert von α weit unterhalb von 1 liegt, kann die in Fig. 2 gezeigte äquivalente Eingangsimpedanz bei dem Aufbau der Verstärkerschaltung 10 nach dieser Erfindung einen sehr großen Wert aufweisen. Es ist festzustellen, dass die gleiche Gleichung hinsichtlich des Stroms des positiven Eingangsanschlusses des Differenzverstärkers 20 aufgestellt werden kann, weswegen eine weitere hierauf gerichtete Beschreibung weggelassen wird.

[0025] Wird eine hohe Spannungsverstärkung gewünscht, so werden die erste Eingangsimpedanz 12 und die vierte Eingangsimpedanz 18 als Widerstandsimpedanzen mit einem Wert R_i gesetzt, die zweite Eingangsimpedanz 14 und die dritte Eingangsimpedanz 16 auf im Wesentlichen unendlich gesetzt, die erste Ausgangsimpedanz 22 und die vierte Ausgangsimpedanz 28 als Widerstandsimpedanzen mit einem Wert R_f gesetzt und die zweite Ausgangsimpedanz 24 und die dritte Ausgangsimpedanz 26 als Widerstandsimpedanzen mit einem Wert $R_f(1 + \beta)$ gesetzt, wobei $|\beta| \ll 1$ ist; das heißt, der Wert der ersten Ausgangsimpedanz 22 und der der zweiten Ausgangsimpedanz 24 liegen sehr nahe beieinander und der Wert der dritten Ausgangsimpedanz 26 und der der vierten Ausgangsimpedanz 28 liegen sehr nahe beieinander. Bei diesen Einstellungen kann eine Gleichung des Stroms i_i , der durch den negativen Eingangsanschluss des Differenzverstärkers 20 fließt, wie folgt aufgestellt werden:

$$\frac{V_{i1} - 0}{R_i} = -\left(\frac{V_{o1} - 0}{R_f} + \frac{V_{o2} - 0}{R_f(1 + \beta)}\right)$$

[0026] Da das erste Eingangssignal V_{i1} gleich zu V_i ist, das erste Ausgangssignal V_{o1} gleich zu V_o ist und das zweite Ausgangssignal V_{o2} gleich zu $-V_o$ ist, kann die zuvor angegebene Gleichung abgeleitet werden, um das folgende Ergebnis zu erhalten:

$$\frac{V_o}{V_i} = -\frac{R_f}{R_i} \times \frac{1}{\beta / (1 + \beta)} \cong -\left(\frac{R_f}{R_i}\right)\left(\frac{1}{\beta}\right) \quad \because |\beta| \ll 1 \quad \text{Formel 3}$$

[0027] Wie durch Formel 3 gezeigt ist, ist das Verhältnis zwischen der Ausgangsspannung V_o und der Eingangsspannung V_i (d. h. die Spannungsverstärkung) ungefähr gleich zu $(R_f/R_i)/\beta$. Da der Absolutwert von β viel kleiner als 1 ist, kann die Spannungsverstärkung in Fig. 2 bei dem Aufbau der Verstärkerschaltung 10 nach dieser Erfindung einen sehr großen Wert haben.

[0028] Es ist festzustellen, dass dieselbe Gleichung hinsichtlich des Stroms des positiven Eingangsanschlusses des Differenzverstärkers 20 aufgestellt werden kann, weswegen eine weitere hierauf gerichtete Beschreibung hier weggelassen wird.

[0029] Wird eine hohe Spannungsämpfung gewünscht, so werden die erste Eingangsimpedanz 12 und die vierte Eingangsimpedanz 18 als Widerstandsimpedanzen mit einem Wert R_i gesetzt, die zweite Eingangsimpedanz 14 und die dritte Eingangsimpedanz 16 werden als Widerstandsimpedanzen mit einem Wert $R_i(1 + \alpha)$ gesetzt, wobei $|\alpha| \ll 1$; das heißt, der Wert der ersten Eingangsimpedanz 12 und der der zweiten Eingangsimpedanz 14 liegen sehr nahe beieinander und der Wert der dritten Eingangsimpedanz 16 und der der vierten Eingangsimpedanz 18 liegen sehr nahe beieinander. Die erste Ausgangsimpedanz 22 und die vierte Ausgangsimpedanz 28 werden als Widerstandsimpedanzen mit einem Wert R_f gesetzt und die zweite Ausgangsimpedanz 24 und die dritte Ausgangsimpedanz 26 werden auf im Wesentlichen unendlich gesetzt. Bei diesen Ein-

stellungen kann eine Gleichung des Stroms i_1 , der durch den negativen Eingangsanschluss des Differenzverstärkers 20 fließt, wie folgt aufgestellt werden:

$$\frac{V_{i1} - 0}{R_i} + \frac{V_{i2} - 0}{R_i(1 + \alpha)} = -\left(\frac{V_{o1} - 0}{R_f}\right)$$

[0030] Da das erste Eingangssignal V_{i1} gleich zu V_i ist, das zweite Eingangssignal V_{i2} gleich zu $-V_i$ ist und das erste Ausgangssignal V_{o1} gleich zu V_o ist, kann die zuvor angegebene Gleichung abgeleitet werden, um das folgende Ergebnis zu erhalten:

$$\frac{V_o}{V_i} = -\frac{R_f}{R_i} \times \frac{\alpha}{1 + \alpha} \cong -\left(\frac{R_f}{R_i}\right)\alpha \quad \because |\alpha| \ll 1 \quad \text{Formel 4}$$

[0031] Wie durch Formel 4 gezeigt ist, ist das Verhältnis zwischen der Ausgangsspannung V_o und der Eingangsspannung V_i (d. h. die Spannungsverstärkung) ungefähr gleich zu $(R_f/R_i) \cdot \alpha$. Da der Absolutwert von α weit unterhalb von 1 liegt, kann die Spannungsverstärkung in Fig. 2 bei dem Aufbau der Verstärkerschaltung 10 nach dieser Erfindung einen sehr kleinen Wert aufweisen; das heißt, die Spannungsämpfung kann in Fig. 2 einen sehr großen Wert aufweisen. Es ist festzustellen, dass die gleiche Gleichung hinsichtlich des Stroms des positiven Eingangsanschlusses des Differenzverstärkers 20 aufgestellt werden kann, weswegen hier eine weitere darauf gerichtete Beschreibung weggelassen wird.

[0032] Wird eine große Zeitkonstante gewünscht, so sind zwei Anwendungen möglich. Die erste Anwendung ist, dass die erste Eingangsimpedanz 12 und die vierte Eingangsimpedanz 18 als Widerstandsimpedanzen mit einem Wert R_i gesetzt werden und die zweite Eingangsimpedanz 14 und die dritte Eingangsimpedanz 16 als Widerstandsimpedanzen mit einem Wert $R_i(1 + \alpha)$ gesetzt werden, wobei $|\alpha| \ll 1$; das heißt, der Wert der ersten Eingangsimpedanz 12 und der der zweiten Eingangsimpedanz 14 liegen sehr nahe beieinander und der Wert der dritten Eingangsimpedanz 16 und der der vierten Eingangsimpedanz 18 liegen sehr nahe beieinander. Die erste Ausgangsimpedanz 22 und die vierte Ausgangsimpedanz 28 werden als kapazitive Impedanzen mit einem Wert $1/sC$ gesetzt und die zweite Ausgangsimpedanz 24 und die dritte Ausgangsimpedanz 26 werden auf im Wesentlichen unendlich gesetzt. Mit diesen Einstellungen kann eine Gleichung des Stroms i_1 , der durch den negativen Eingangsanschluss des Differenzverstärkers 20 fließt, wie folgt aufgestellt werden:

$$\frac{V_{i1} - 0}{R_i} + \frac{V_{i2} - 0}{R_i(1 + \alpha)} = -\left(\frac{V_{o1} - 0}{1/sC}\right)$$

[0033] Da das erste Eingangssignal V_{i1} gleich zu V_i ist, das zweite Eingangssignal V_{i2} gleich zu $-V_i$ ist und das erste Ausgangssignal V_{o1} gleich zu V_o ist, kann die zuvor angegebene Gleichung abgeleitet werden, um das folgende Ergebnis zu erhalten:

$$\frac{V_o}{V_i} = -\frac{1/sC}{R_i} \times \frac{\alpha}{1 + \alpha} \cong -\left(\frac{1}{s(R_iC/\alpha)}\right) \quad \because |\alpha| \ll 1 \quad \text{Formel 5}$$

[0034] Wie durch Formel 5 gezeigt ist, ist das Verhältnis der Zeitkonstanten ungefähr gleich zu R_iC/α . Da der Absolutwert von α weit unterhalb von 1 liegt, kann die Zeitkonstante in Fig. 2 bei dem Aufbau der Verstärkerschaltung 10 nach dieser Erfindung einen sehr großen Wert aufweisen. Es ist festzustellen, dass dieselbe Gleichung hinsichtlich des Stroms des positiven Eingangsanschlusses des Differenzverstärkers 20 aufgestellt werden kann, weswegen eine weitere hierauf gerichtete Beschreibung weggelassen wird.

[0035] Die zweite Anwendung ist, dass die erste Eingangsimpedanz 12 und die vierte Eingangsimpedanz 18 als kapazitive Impedanzen mit einem Wert $1/sC$ gesetzt werden, die zweite Eingangsimpedanz 14 und die dritte Eingangsimpedanz 16 auf im Wesentlichen unendlich gesetzt werden, die erste Ausgangsimpedanz 22 und die vierte Ausgangsimpedanz 28 als Widerstandsimpedanzen mit einem Wert R_f gesetzt werden, und die zweite Ausgangsimpedanz 24 und die dritte Ausgangsimpedanz 26 als Widerstandsimpedanzen mit einem Wert $R_f(1 + \beta)$ gesetzt werden, wobei $|\beta| \ll 1$; das heißt, der Wert der ersten Ausgangsimpedanz 22 und der der zweiten Ausgangsimpedanz 24 liegen sehr nahe beieinander und der Wert der dritten Ausgangsimpedanz 26 und der der vierten Ausgangsimpedanz 28 liegen sehr nahe beieinander. Bei diesen Einstellungen kann eine Gleichung des Stroms i_1 , der durch den negativen Eingangsanschluss des Differenzverstärkers 20 fließt, wie folgt aufgestellt werden:

$$\frac{V_{i1} - 0}{\frac{1}{sC}} = -\left(\frac{V_{o1} - 0}{R_f} + \frac{V_{o2} - 0}{R_f(1 + \beta)}\right)$$

[0036] Da das erste Eingangssignal V_{i1} gleich zu V_i ist, das erste Ausgangssignal V_{o1} gleich zu V_o ist, und das zweite Ausgangssignal V_{o2} gleich zu $-V_o$ ist, kann die zuvor angegebene Gleichung abgeleitet werden, um das folgende Ergebnis zu erhalten:

$$\frac{V_o}{V_i} = -\frac{R_f}{\frac{1}{sC}} \times \frac{1}{\frac{\beta}{1 + \beta}} \equiv -s\left(\frac{R_f C}{\beta}\right) \quad \because |\beta| \ll 1 \quad \text{Formel 6}$$

[0037] Wie durch Formel 6 gezeigt ist, ist das Verhältnis der Zeitkonstanten ungefähr gleich zu $R_f C / \beta$. Da der Absolutwert von β weiter unterhalb von 1 liegt, kann die Zeitkonstante in Fig. 2 bei dem Aufbau der Verstärkerschaltung 10 nach dieser Erfindung einen sehr großen Wert annehmen. Es ist festzustellen, dass die gleiche Gleichung hinsichtlich des Stroms des positiven Eingangsanschlusses des Differenzverstärkers 20 aufgestellt werden kann, weswegen eine weitere darauf gerichtete Beschreibung weggelassen wird.

[0038] Um zwei Widerstandsimpedanzen mit sehr nahe beieinander liegenden Werten in einem IC herzustellen, wie die zuvor angegebenen R_i und $R_i(1 + \alpha)$ oder R_f und $R_f(1 + \beta)$, so dass die Werte von α und β die Bedingungen erfüllen können, offenbart diese Erfindung zwei Anwendungen unter Verwendung einer geschalteten Kondensatorschaltung, um die erste Eingangsimpedanz 12, die zweite Eingangsimpedanz 14, die dritte Eingangsimpedanz 16, die vierte Eingangsimpedanz 18, die erste Ausgangsimpedanz 22, die zweite Ausgangsimpedanz 24, die dritte Ausgangsimpedanz 26 oder die vierte Ausgangsimpedanz 28 zu implementieren, wie folgt.

[0039] Im Folgenden wird Fig. 3 in Bezug genommen, die eine erste geschaltete Kondensatorschaltung 30 nach der ersten Anwendung zeigt. Die geschaltete Kondensatorschaltung 30 umfasst einen Kondensator 32, der zwischen einem ersten Knoten N_1 und einem Erdungsanschluss geschaltet ist, um elektrische Ladungen zu speichern, einen ersten Schalter 34, dessen einer Anschluss an den ersten Knoten N_1 angeschlossen ist und dessen anderer Anschluss als ein Anschluss A der geschalteten Kondensatorschaltung 30 verwendet wird, und einen zweiten Schalter 36, dessen einer Anschluss an den ersten Knoten N_1 angeschlossen ist und dessen anderer Anschluss als ein anderer Anschluss B der geschalteten Kondensatorschaltung 30 verwendet wird. Es ist festzustellen, dass der erste Schalter 34 und der zweite Schalter 36 bei dem tatsächlichen Betrieb abwechselnd angeschaltet werden, wobei die Anschaltdauer gleich ist.

[0040] Im Folgenden wird auf die Fig. 4 Bezug genommen, die eine Ausführungsform eines Schaltplans der in Fig. 3 gezeigten geschalteten Kondensatorschaltung 30 zeigt. Wie in Fig. 4 gezeigt ist, sind der erste Schalter 34 und der zweite Schalter 36 vom selben Typ (z. B. sind in Fig. 4 beide Schalter NMOS-Transistoren). Der erste Schalter 34 wird von einem ersten periodischen Signal Ψ_1 gesteuert, und der zweite Schalter 36 wird von einem zweiten periodischen Signal Ψ_2 gesteuert. Der aktive Zustand des ersten periodischen Signals Ψ_1 und der des zweiten periodischen Signals Ψ_2 wechseln sich ab und der Taktzyklus des ersten periodischen Signals Ψ_1 und des zweiten periodischen Signals Ψ_2 sind gleich. Da in der Fig. 4 der erste Schalter 34 und der zweite Schalter 36 NMOS-Transistoren sind, sind das erste periodische Signal Ψ_1 und das zweite periodische Signal Ψ_2 in einem aktiven Zustand, wenn sie einen hohen Pegel aufweisen; das heißt, wenn das periodische Signal einen hohen Spannungspegel aufweist, ist der gesteuerte Schalter angeschaltet.

[0041] Eine Beschreibung des Betriebes der in Fig. 4 gezeigten geschalteten Kondensatorschaltung 30 ist wie folgt. Es wird angenommen, dass der Anschluss A der geschalteten Kondensatorschaltung 30 an eine äquivalente Spannungsquelle angeschlossen ist. Zunächst ist das erste periodische Signal Ψ_1 eingestellt, einen hohen Spannungspegel aufzuweisen, und das zweite periodische Signal Ψ_2 ist eingestellt, einen niedrigen Spannungspegel aufzuweisen, so dass der erste Schalter 34 angeschaltet ist, während der zweite Schalter 36 ausgeschaltet ist, und ein Ladungspfad wird über den Anschluss A, den ersten Schalter 34 und den Kondensator 32 zu dem Erdungsanschluss gebildet. Die äquivalente Spannungsquelle lädt den Kondensator 32 während der Zeit, während der das erste periodische Signal Ψ_1 einen hohen Spannungspegel aufweist (d. h. aktiv ist), so dass der Kondensator 32 elektrische Ladungen speichert. Danach wird das zweite periodische Signal Ψ_2 eingestellt, einen hohen Spannungspegel aufzuweisen und das erste periodische Signal Ψ_1 wird eingestellt, einen niedrigen Spannungspegel aufzuweisen, so dass der erste Schalter 34 ausgeschaltet ist, während der zweite Schalter 36 angeschaltet ist, und ein Endladungspfad wird von dem Erdungsanschluss über den Kondensator 32 und den zweiten Schalter 36 an den Anschluss B gebildet. Die in dem Kondensator 32 gespeicherten elektrischen Ladungen werden über den Erdungsanschluss entladen und an dem Anschluss B wird

ein korrespondierender Strom erzeugt. Sind die Frequenzen des ersten periodischen Signals Ψ_1 und des zweiten periodischen Signals Ψ_2 viel größer als die Betriebsfrequenz des ICs der Verstärkerschaltung 10, so kann die geschaltete Kondensatorschaltung 30 als äquivalent zu einer Widerstandsimpedanz betrachtet werden, da der Anschluss A von der äquivalenten Spannungsquelle getrieben wird und in Konsequenz an dem Anschluss B ein Strom erzeugt wird.

[0042] Werden in Fig. 4 die Kapazität des Kondensators 32 als C_1 , die Periode des ersten periodischen Signals Ψ_1 und des zweiten periodischen Signals Ψ_2 als T angenommen, so ist die Impedanz zwischen dem Anschluss A und dem Anschluss B der geschalteten Kondensatorschaltung 30 gleich zu T/C_1 . Demzufolge ist zur Erzeugung von zwei Impedanzen mit sehr nahe beieinander liegenden Werten, wie z. B. die zuvor angegebenen R_i und $R_i(1+\alpha)$ oder R_f und $R_f(1+\beta)$, nur eine geeignete Steuerung der Periode des ersten periodischen Signals Ψ_1 und des zweiten periodischen Signals Ψ_2 der in Fig. 4 gezeigten geschalteten Kondensatorschaltung 30 nötig.

[0043] Im Folgenden wird auf die Fig. 5 Bezug genommen, die eine zweite geschaltete Kondensatorschaltung 40 entsprechend einer zweiten Anwendung zeigt. Die geschaltete Kondensatorschaltung 40 umfasst einen Kondensator 42, der zwischen einen ersten Knoten N_1 und einen zweiten Knoten N_2 geschaltet ist, um elektrische Ladung zu speichern, einen ersten Schalter 44, dessen einer Anschluss an den ersten Knoten N_1 angeschlossen ist und dessen anderer Anschluss als ein Anschluss A der geschalteten Kondensatorschaltung 40 dient, einen zweiten Schalter 46, der zwischen den ersten Knoten N_1 und einen Erdungsanschluss geschaltet ist, einen dritten Schalter 48, dessen einer Anschluss an den zweiten Knoten N_2 angeschlossen ist und dessen anderer Anschluss als ein anderer Anschluss B der geschalteten Kondensatorschaltung 40 dient, und einen vierten Schalter 50, der zwischen den zweiten Knoten N_2 und den Erdungsanschluss geschaltet ist. Es ist festzustellen, dass der erste Schalter 44 zusammen mit dem vierten Schalter 50 und der zweite Schalter 46 zusammen mit dem dritten Schalter 48 im tatsächlichen Betrieb abwechselnd angeschaltet werden und die Einschaltdauer gleich ist.

[0044] Im Folgenden wird auf die Fig. 6 Bezug genommen, die eine Ausführungsform eines Schaltplans der in Fig. 5 gezeigten geschalteten Kondensatorschaltung 40 zeigt. Wie in Fig. 6 gezeigt ist, sind der erste Schalter 44, der zweite Schalter 46, der dritte Schalter 48 und der vierte Schalter 50 vom selben Typ (in Fig. 6 sind z. B. alle Schalter NMOS-Transistoren). Der erste Schalter 44 und der vierte Schalter 50 werden von einem ersten periodischen Signal Ψ_1 gesteuert und der zweite Schalter 46 und der dritte Schalter 48 werden von einem zweiten periodischen Signal Ψ_2 gesteuert. Der aktive Zustand des ersten periodischen Signals Ψ_1 und der des zweiten periodischen Signals Ψ_2 wechseln sich ab und der Taktzyklus des ersten periodischen Signals Ψ_1 und des zweiten periodischen Signals Ψ_2 sind gleich. Da der erste Schalter 44, der zweite Schalter 46, der dritte Schalter 48 und der vierte Schalter 50 in Fig. 6 NMOS-Transistoren sind, sind das erste periodische Signal Ψ_1 und das zweite periodische Signal Ψ_2 in einem aktiven Zustand, wenn sie einen hohen Pegel aufweisen; das heißt, wenn das periodische Signal einen hohen Spannungspegel aufweist, ist der Schalter in den angeschalteten Zustand gesteuert.

[0045] Nachfolgend wird eine Beschreibung des Betriebs der in Fig. 6 gezeigten geschalteten Kondensatorschaltung 40 gegeben. Es wird angenommen, dass der Anschluss A der geschalteten Kondensatorschaltung 40 an eine äquivalente Spannungsquelle angeschlossen ist. Zunächst ist das erste periodische Signal Ψ_1 auf einen hohen Spannungspegel gesetzt, und das zweite periodische Signal Ψ_2 ist auf einen niedrigen Spannungspegel gesetzt, so dass der erste Schalter 44 und der vierte Schalter 50 angeschaltet sind, während der zweite Schalter 46 und der dritte Schalter 48 ausgeschaltet sind, wodurch von dem Anschluss A über den ersten Schalter 44, den Kondensator 42 und den vierten Schalter 50 zu dem Erdungsanschluss ein Ladungspfad gebildet wird. Die äquivalente Spannungsquelle lädt den Kondensator 42 während der Zeit, während der das erste periodische Signal Ψ_1 einen hohen Spannungspegel aufweist (d. h. aktiv ist), so dass der Kondensator 42 elektrische Ladungen speichert. Danach wird das zweite periodische Signal Ψ_2 auf einen hohen Spannungspegel gesetzt und das erste periodische Signal Ψ_1 wird auf einen niedrigen Spannungspegel gesetzt, so dass der erste Schalter 44 und der vierte Schalter 50 ausgeschaltet sind, während der zweite Schalter 46 und der dritte Schalter 48 angeschaltet sind, wodurch von dem Erdungsanschluss über den zweiten Schalter 46, den Kondensator 42 und den dritten Schalter 48 an den Anschluss B ein Entladungspfad gebildet wird. Die in dem Kondensator 42 gespeicherten elektrischen Ladungen werden über den Erdungsanschluss entladen und an dem Anschluss B wird ein korrespondierender Strom erzeugt. Sind die Frequenzen des ersten periodischen Signals Ψ_1 und des zweiten periodischen Signals Ψ_2 weit größer als die Betriebsfrequenz des ICs der Verstärkerschaltung 10, so kann die geschaltete Kondensatorschaltung 40 als äquivalent zu einer Widerstandsimpedanz betrachtet werden, da der Anschluss A von der äquivalenten Spannungsquelle getrieben wird und in Konsequenz an dem Anschluss B ein Strom erzeugt wird.

[0046] Werden in Fig. 6 die Kapazität des Kondensators 42 als C_2 , die Periode des ersten periodischen Signals Ψ_1 und des zweiten periodischen Signals Ψ_2 als T angenommen, so ist die Impedanz zwischen dem Anschluss A und dem Anschluss B der geschalteten Kondensatorschaltung 40 gleich zu T/C_2 . Demzufolge ist zur Erzeugung von zwei Impedanzen mit sehr nahe beieinander liegenden Werten, wie z. B. die zuvor angegebenen R_i und $R_i(1+\alpha)$ oder R_f und $R_f(1+\beta)$, nur eine geeignete Steuerung der Periode des ersten periodischen Signals Ψ_1 und des zweiten periodischen Signals Ψ_2 der in Fig. 6 gezeigten geschalteten Kondensatorschaltung 40 nötig.

[0047] Zusätzlich zu dem Aufbau in dem Differenzmodus, wie er in Fig. 2 gezeigt ist, kann die Verstärkerschaltung nach dieser Erfindung auch in einem Modus mit einem Ausgang konfiguriert werden. Im Folgenden wird auf die Fig. 7 Bezug genommen, die eine Verstärkerschaltung 60 nach einer zweiten Ausführungsform dieser Erfindung zeigt. Die Verstärkerschaltung 60 umfasst einen Operationsverstärker 70, welcher einen positiven Eingangsanschluss, einen negativen Eingangsanschluss (als +, - auf der linken Seite des in Fig. 7 gezeigten Operationsverstärkers 70 gezeigt) und einen Ausgangsanschluss umfasst; ein erste Eingangsimpedanz 62, die zwischen den negativen Eingangsanschluss und ein erstes Eingangssignal V_{i1} geschaltet ist; eine zweite Eingangsimpedanz 64, die zwischen den negativen Eingangsanschluss und das zweite Eingangssignal V_{i2} geschaltet ist; und eine erste Ausgangsimpedanz 66, die zwischen den negativen Eingangsanschluss und den Ausgangsanschluss geschaltet ist. In dieser Ausführungsform ist der positive Eingangsanschluss an eine Gleichspannungsquelle (allgemein von 0V) angeschlossen, die eine Vorspannung liefert. Es ist festzustellen, dass der in Fig. 7 gezeigte Operationsverstärker 70 einen Differenzverstärker verwendet, dessen positiver Ausgangsanschluss (auf der rechten Seite des in Fig. 7 gezeigten Operationsverstärkers 70 gezeigt) als der Ausgangsanschluss des Operationsverstärkers 70 verwendet wird.

[0048] Es ist festzustellen, dass in dieser Ausführungsform abhängig von den Bedingungen des Schaltungsdesigns die erste Eingangsimpedanz 62, die zweite Eingangsimpedanz 64 oder die erste Ausgangsimpedanz 66 Widerstandsimpedanzen, kapazitive Impedanzen oder induktive Impedanzen sein können.

[0049] Ähnlich zu der in Fig. 2 gezeigten Verstärkerschaltung 10 kann die in Fig. 7 gezeigte Verstärkerschaltung 60 über geeignete Einstellungen der Arten und Werte der ersten Eingangsimpedanz 62, der zweiten Eingangsimpedanz 64 und der ersten Ausgangsimpedanz 66 in Zusammenhang mit den zuvor angegebenen Formeln 2, 4 und 5 eine hohe äquivalente Eingangsimpedanz, eine hohe Spannungsverstärkung (oder eine hohe Spannungsämpfung) und eine große Zeitkonstante aufweisen. Die Formeln sind gleich zu den der in Fig. 2 gezeigten Verstärkerschaltung 10; deshalb wird eine darauf gerichtete weitere Beschreibung weggelassen. Es ist jedoch festzustellen, dass die erste Eingangsimpedanz 12, die zweite Eingangsimpedanz 14 und die erste Ausgangsimpedanz 22 in dieser Ausführungsform durch die erste Eingangsimpedanz 62, die zweite Eingangsimpedanz 64 und die erste Ausgangsimpedanz 66 ersetzt werden.

[0050] Die Herstellung von zwei Widerstandsimpedanzen mit sehr nahe aneinander liegenden Werten, wie z. B. die zuvor angegebenen R_i und $R_i(1+\alpha)$ oder R_f und $R_f(1+\beta)$, so dass der Wert von α und β Bedingungen erfüllen kann, kann in dieser Ausführungsform der Erfindung ähnlich auch mit zwei Anwendungen realisiert werden, die eine geschaltete Kondensatorschaltung verwenden, um die erste Eingangsimpedanz 62, die zweite Eingangsimpedanz 64 oder die erste Ausgangsimpedanz 66 zu implementieren, wie die in Fig. 3 und Fig. 4 gezeigte geschaltete Kondensatorschaltung 30 und die in Fig. 5 und Fig. 6 gezeigte geschaltete Kondensatorschaltung 40, die zuvor angegeben wurden. Die geschaltete Kondensatorschaltung 30 und die geschaltete Kondensatorschaltung 40, die in der Verstärkerschaltung 60 verwendet werden, sind im Wesentlichen gleich zu denen der zuvor angegebenen vorhergehenden Ausführungsform, weswegen eine weitere darauf gerichtete Beschreibung weggelassen wird.

[0051] Es ist auch festzustellen, dass es einem Fachmann auf diesem Gebiet für die Eingangsimpedanz oder Ausgangsimpedanz, welche in den zuvor angegebenen verschiedenen Ausführungsformen dieser Erfindung auf im Wesentlichen unendlich gesetzt sind, ermöglicht ist, anzunehmen, dass solch eine Impedanz, als eine von vielen verschiedenen Anwendungen, implementiert werden kann, indem tatsächlich die die Impedanz erzeugende Vorrichtung von dem bestimmten Ort entfernt wird, d.h., indem an dem bestimmten Ort eine Leerlaufverbindung erzeugt wird.

[0052] Zusammenfassend umfasst eine Verstärkerschaltung nach einer Ausführungsform der Erfindung einen Differenzverstärker 20 mit einem positiven Eingangsanschluss, einem negativen Eingangsanschluss, einem positiven Ausgangsanschluss und einem negativen Ausgangsanschluss; eine erste Eingangsimpedanz 12, die zwischen den negativen Eingangsanschluss und ein erstes Eingangssignal geschaltet ist; eine zweite Eingangsimpedanz 14, die zwischen den positiven Eingangsanschluss und das erste Eingangssignal geschaltet ist;

tet ist; eine dritte Eingangsimpedanz 16, die zwischen den negativen Eingangsanschluss und ein zweites Eingangssignal geschaltet ist; eine vierte Eingangsimpedanz 18, die zwischen den positiven Eingangsanschluss und das zweite Eingangssignal geschaltet ist; eine erste Ausgangsimpedanz 22, die zwischen den negativen Eingangsanschluss und den positiven Ausgangsanschluss geschaltet ist; eine zweite Ausgangsimpedanz 24, die zwischen den negativen Eingangsanschluss und den negativen Ausgangsanschluss geschaltet ist; eine dritte Ausgangsimpedanz 26, die zwischen den positiven Eingangsanschluss und den positiven Ausgangsanschluss geschaltet ist; und eine vierte Ausgangsimpedanz 28, die zwischen den positiven Eingangsanschluss und den negativen Ausgangsanschluss geschaltet ist.

[0053] Die Fachleute auf diesem Gebiet werden nunmehr erkennen, dass vielfältige Modifikationen und Änderungen der Vorrichtung ausgeführt werden können, ohne von den Lehren der Erfindung abzuweichen. Demzufolge soll die obige Offenbarung als nur durch die Maße und Grenzen der nachfolgenden Patentansprüche begrenzt werden.

Patentansprüche

1. Eine Verstärkerschaltung (60) mit:
einem Operationsverstärker (70), der einen positiven Eingangsanschluss, einen negativen Eingangsanschluss und einen Ausgangsanschluss aufweist, gekennzeichnet durch:
eine erste Eingangsimpedanz (62), die zwischen den negativen Eingangsanschluss und ein erstes Eingangssignal geschaltet ist;
eine erste Ausgangsimpedanz (66), die zwischen den negativen Eingangsanschluss und den Ausgangsanschluss geschaltet ist;
eine zweite Eingangsimpedanz (64), die zwischen den negativen Eingangsanschluss und ein zweites Eingangssignal geschaltet ist;
wobei Widerstände der ersten (62) und zweiten (64) Eingangsimpedanzen jeweils durch ein erstes und ein zweites Steuersignal gesteuert werden.
2. Die Verstärkerschaltung (60) nach Anspruch 1, dadurch gekennzeichnet, dass Widerstände der ersten (62) und zweiten (64) Eingangsimpedanzen nahe beieinander liegen.
3. Die Verstärkerschaltung (60) nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die Schaltung die Eigenschaft einer hohen Eingangsimpedanz aufweist.
4. Die Verstärkerschaltung (60) nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die erste Ausgangsimpedanz (66) eine Widerstandsimpedanz ist und die erste Schaltung die Eigenschaft einer hohen Spannungsdämpfung aufweist.
5. Die Verstärkerschaltung (60) nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die erste Ausgangsimpedanz (66) eine kapazitive Impedanz ist und die Schaltung die Eigenschaft einer großen Zeitkonstante aufweist.
6. Die Verstärkerschaltung (60) nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass die erste Eingangsimpedanz (62) eine geschaltete Kondensatorschaltung (30) ist, wobei die geschaltete Kondensatorschaltung (30) umfasst:
einen Kondensator (32), der zwischen einen ersten Knoten und einen Erdungsanschluss geschaltet ist;
einen ersten Schalter (34), dessen einer Anschluss mit dem ersten Knoten verbunden ist und dessen anderer Anschluss als ein Anschluss der geschalteten Kondensatorschaltung (30) verwendet wird; und
einen zweiten Schalter (36), dessen einer Anschluss mit dem ersten Knoten verbunden ist und dessen anderer Anschluss als ein anderer Anschluss der geschalteten Kondensatorschaltung (30) verwendet wird,
wobei der erste Schalter (34) und der zweite Schalter (36) durch das erste Steuersignal abwechselnd angeschaltet werden.
7. Eine Verstärkerschaltung (10), mit:
einem Differenzverstärker (20), der einen positiven Eingangsanschluss, einen negativen Eingangsanschluss, einen positiven Ausgangsanschluss und einen negativen Ausgangsanschluss umfasst, gekennzeichnet durch:
eine erste Eingangsimpedanz (12), die zwischen den negativen Eingangsanschluss und ein erstes Eingangssignal geschaltet ist;
eine zweite Eingangsimpedanz (14), die zwischen den positiven Eingangsanschluss und das erste Eingangssignal geschaltet ist;

eine dritte Eingangsimpedanz (16), die zwischen den negativen Eingangsanschluss und ein zweites Eingangssignal geschaltet ist, wobei die dritte Eingangsimpedanz (16) im Wesentlichen äquivalent zu der zweiten Eingangsimpedanz (14) ist; und
 eine vierte Eingangsimpedanz (18), die zwischen den positiven Eingangsanschluss und das zweite Eingangssignal geschaltet ist, wobei die vierte Eingangsimpedanz (18) im Wesentlichen äquivalent zu der ersten Eingangsimpedanz (12) ist,
 wobei die Widerstandswerte der ersten (12) und zweiten (14) Eingangsimpedanzen jeweils von einem ersten und einem zweiten Steuersignal gesteuert werden.

8. Die Verstärkerschaltung (10) nach Anspruch 7, dadurch gekennzeichnet, dass die Widerstandswerte der ersten (12) und zweiten (14) Eingangsimpedanzen nahe beieinander liegen.

9. Die Verstärkerschaltung (10) nach Anspruch 7 oder 8, dadurch gekennzeichnet, dass die Schaltung die Eigenschaft einer hohen Eingangsimpedanz aufweist.

10. Die Verstärkerschaltung (10) nach einem der Ansprüche 7 bis 9, gekennzeichnet durch:
 eine erste Ausgangsimpedanz (22), die zwischen den negativen Eingangsanschluss und den positiven Ausgangsanschluss geschaltet ist; und
 eine zweite Ausgangsimpedanz (28), die zwischen den positiven Eingangsanschluss und den negativen Ausgangsanschluss geschaltet ist.

11. Die Verstärkerschaltung (10) nach Anspruch 10, dadurch gekennzeichnet, dass die erste (22) und die zweite (28) Ausgangsimpedanz Widerstandsimpedanzen sind, wobei die Schaltung die Eigenschaft einer hohen Spannungsdämpfung aufweist.

12. Die Verstärkerschaltung (10) nach Anspruch 10, dadurch gekennzeichnet, dass wenigstens eine der ersten (22) und der zweiten (28) Ausgangsimpedanzen eine kapazitive Impedanz ist, wobei die Schaltung die Eigenschaft einer großen Zeitkonstante aufweist.

13. Die Verstärkerschaltung (10) nach einem der Ansprüche 7 bis 12, dadurch gekennzeichnet, dass die erste (22) Eingangsimpedanz eine geschaltete Kondensatorschaltung (30) ist, wobei die geschaltete Kondensatorschaltung (30) umfasst:
 einen Kondensator (32), der zwischen einen ersten Knoten und einen Erdungsanschluss geschaltet ist;
 einen ersten Schalter (34), dessen einer Anschluss an den ersten Knoten angeschlossen ist und dessen anderer Anschluss als ein Anschluss der geschalteten Kondensatorschaltung (30) verwendet wird; und
 einen zweiten Schalter (36), dessen einer Anschluss an den ersten Knoten angeschlossen ist und dessen anderer Anschluss als ein anderer Anschluss der geschalteten Kondensatorschaltung (30) verwendet wird, wobei der erste Schalter (34) und der zweite Schalter (36) durch das erste Steuersignal abwechselnd angeschaltet werden.

14. Eine Verstärkerschaltung (10), mit
 einem Differenzverstärker (20), der einen positiven Eingangsanschluss, einen negativen Eingangsanschluss, einen positiven Ausgangsanschluss und einen negativen Ausgangsanschluss umfasst, gekennzeichnet durch:
 eine erste Eingangsimpedanz (12), die zwischen den negativen Eingangsanschluss und ein erstes Eingangssignal geschaltet ist;
 eine zweite Eingangsimpedanz (14), die zwischen den positiven Eingangsanschluss und das zweite Eingangssignal geschaltet ist;
 eine erste Ausgangsimpedanz (22), die zwischen den negativen Eingangsanschluss und den positiven Ausgangsanschluss geschaltet ist;
 eine zweite Ausgangsimpedanz (24) die zwischen den negativen Eingangsanschluss und den negativen Ausgangsanschluss geschaltet ist;
 eine dritte Ausgangsimpedanz (26), die zwischen den positiven Eingangsanschluss und den positiven Ausgangsanschluss geschaltet ist, wobei die dritte Ausgangsimpedanz (26) im Wesentlichen äquivalent zu der zweiten Ausgangsimpedanz (24) ist; und
 eine vierte Ausgangsimpedanz (28), die zwischen den positiven Eingangsanschluss und den negativen Ausgangsanschluss geschaltet ist, wobei die vierte Ausgangsimpedanz (28) im Wesentlichen äquivalent zu der ersten Ausgangsimpedanz (22) ist,
 wobei die Widerstandswerte der ersten (22) und zweiten (24) Ausgangsimpedanzen jeweils von einem ersten und einem zweiten Steuersignal gesteuert werden.

15. Die Verstärkerschaltung (10) nach Anspruch 14, dadurch gekennzeichnet, dass Widerstandswerte der ersten (22) und der zweiten (24) Ausgangsimpedanzen nahe beieinander liegen.

16. Die Verstärkerschaltung (10) nach Anspruch 14 oder 15, dadurch gekennzeichnet, dass die erste (12) und die zweite (14) Eingangsimpedanz Widerstandsimpedanzen sind, wobei die Schaltung die Eigenschaft einer hohen Spannungsverstärkung aufweist.

17. Die Verstärkerschaltung (10) nach Anspruch 14 oder 15, dadurch gekennzeichnet, dass wenigstens eine der ersten (12) und der zweiten (14) Eingangsimpedanzen eine kapazitive Impedanz ist, wobei die Schaltung die Eigenschaft einer großen Zeitkonstante aufweist.

18. Die Verstärkerschaltung (10) nach einem der Ansprüche 14 bis 17, dadurch gekennzeichnet, dass die erste Ausgangsimpedanz (22) eine geschaltete Kondensatorschaltung (30) ist, wobei die geschaltete Kondensatorschaltung umfasst:

einen Kondensator (32), der zwischen einen ersten Knoten und einen Erdungsanschluss geschaltet ist; einen ersten Schalter (34), dessen einer Anschluss an den ersten Knoten angeschlossen ist und dessen anderer Anschluss als ein Anschluss der geschalteten Kondensatorschaltung (30) verwendet wird; und einen zweiten Schalter (36), dessen einer Anschluss an den ersten Knoten angeschlossen ist und dessen anderer Anschluss als ein anderer Anschluss der geschalteten Kondensatorschaltung (30) verwendet wird, wobei der erste Schalter (34) und der zweite Schalter (36) durch das erste Steuersignal abwechselnd angeschaltet werden.

19. Eine Verstärkerschaltung (10), mit:
 einem Differenzverstärker (20), der einen positiven Eingangsanschluss, einen negativen Eingangsanschluss, einen positiven Ausgangsanschluss und einen negativen Ausgangsanschluss umfasst, gekennzeichnet durch:
 eine erste Eingangsimpedanz (12), die zwischen den negativen Eingangsanschluss und ein erstes Eingangssignal geschaltet ist;
 eine zweite Eingangsimpedanz (14), die zwischen den positiven Eingangsanschluss und das erste Eingangssignal geschaltet ist;
 eine dritte Eingangsimpedanz (16), die zwischen den negativen Eingangsanschluss und ein zweites Eingangssignal geschaltet ist, wobei die dritte Eingangsimpedanz (16) im Wesentlichen äquivalent zu der zweiten Eingangsimpedanz (14) ist;
 eine vierte Eingangsimpedanz (18), die zwischen den positiven Eingangsanschluss und das zweite Eingangssignal geschaltet ist, wobei die vierte Eingangsimpedanz (18) im Wesentlichen äquivalent zu der ersten Eingangsimpedanz (12) ist;
 eine erste Ausgangsimpedanz (22), die zwischen den negativen Ausgangsanschluss und den positiven Ausgangsanschluss geschaltet ist;
 eine zweite Ausgangsimpedanz (24), die zwischen den negativen Ausgangsanschluss und den negativen Ausgangsanschluss geschaltet ist;
 eine dritte Ausgangsimpedanz (26), die zwischen den positiven Ausgangsanschluss und den positiven Ausgangsanschluss geschaltet ist, wobei die dritte Ausgangsimpedanz (26) im Wesentlichen äquivalent zu der zweiten Ausgangsimpedanz (24) ist; und
 eine vierte Ausgangsimpedanz (28), die zwischen den positiven Ausgangsanschluss und den negativen Ausgangsanschluss geschaltet ist, wobei die vierte Ausgangsimpedanz (28) im Wesentlichen äquivalent zu der ersten Ausgangsimpedanz (22) ist,
 wobei der positive Ausgangsanschluss vorgesehen ist, ein erstes Ausgangssignal auszugeben, und der negative Ausgangsanschluss vorgesehen ist, ein zweites Ausgangssignal auszugeben.

20. Die Verstärkerschaltung (10) nach Anspruch 19, dadurch gekennzeichnet, dass die erste Eingangsimpedanz (12), die zweite Eingangsimpedanz (14), die dritte Eingangsimpedanz (16), die vierte Eingangsimpedanz (18), die erste Ausgangsimpedanz (22), die zweite Ausgangsimpedanz (24), die dritte Ausgangsimpedanz (26) oder die vierte Ausgangsimpedanz (28) eine geschaltete Kondensatorschaltung ist.

Es folgen 7 Blatt Zeichnungen

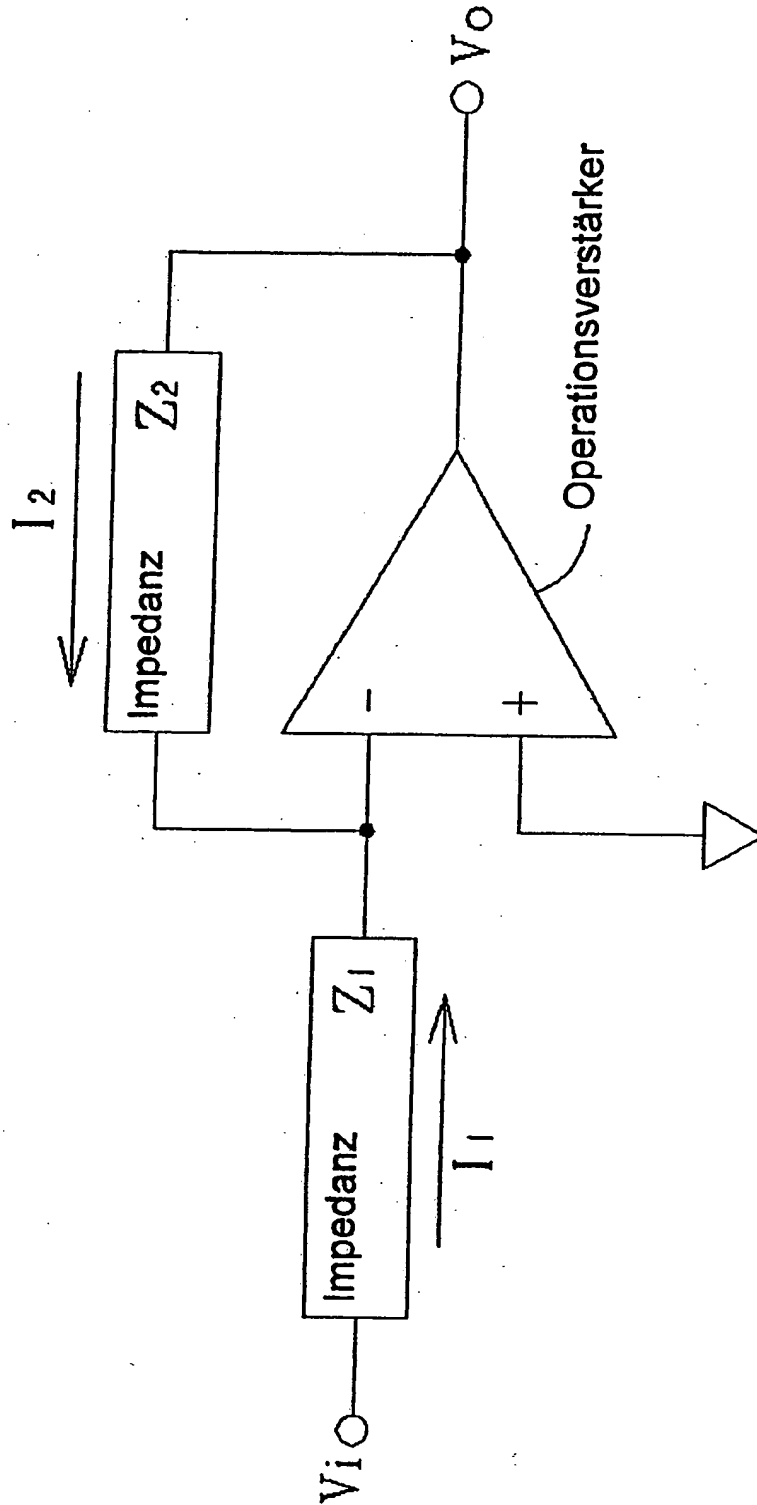


Fig. 1 Stand der Technik

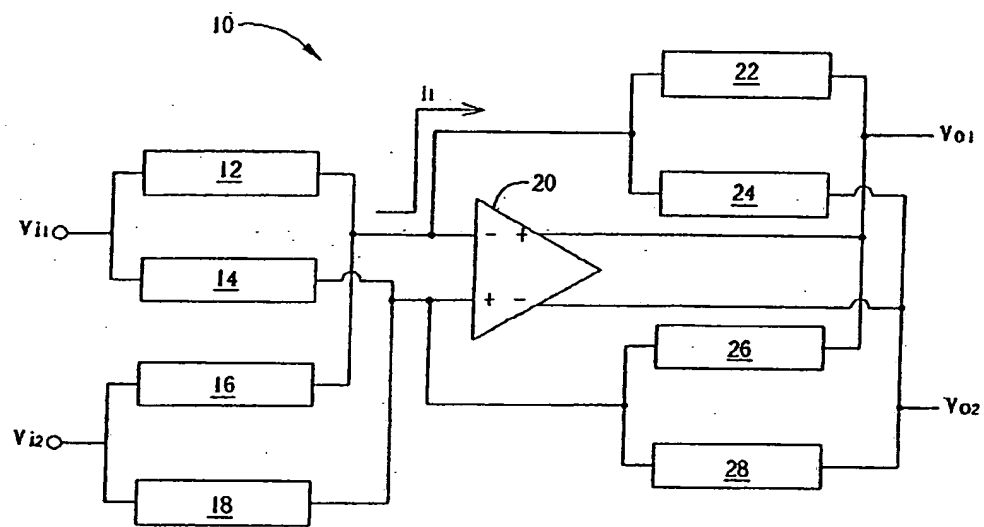


Fig. 2

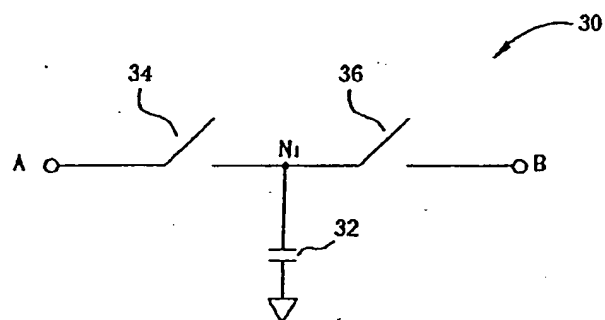


Fig. 3

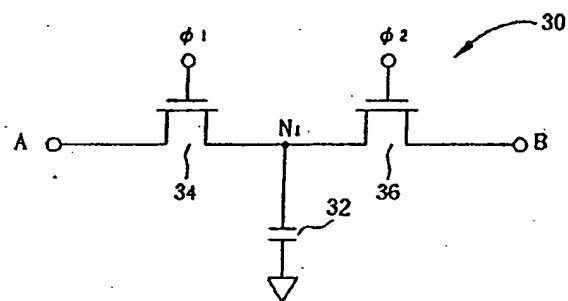


Fig. 4

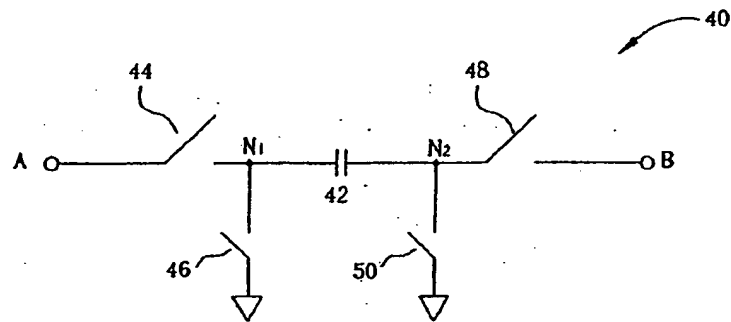


Fig. 5

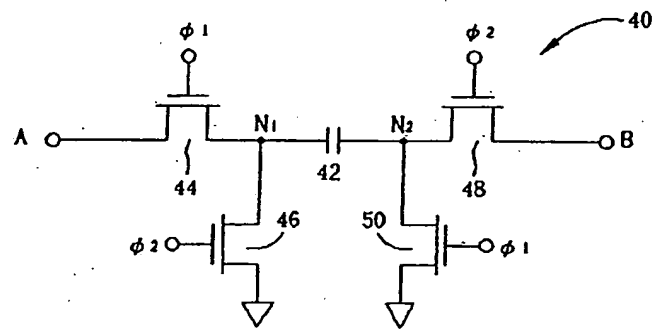


Fig. 6

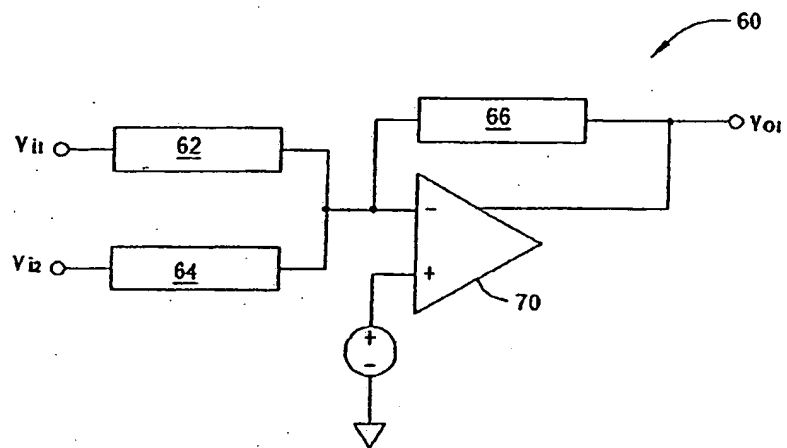


Fig. 7

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.